

# Tentamen Architectuur en Computer organisatie, deel Computerorganisatie

## 2009/2010

15 december 2009, zaal REC-B B1.B

09.00 – 12.00 uur

Schrijf op het eerste vel je naam, adres, collegekaartnummer en op ieder volgend vel je naam en collegekaartnummer.

Dit tentamen wordt afgenomen in twee fasen. Eerst worden alle vetgedrukte vragen beantwoordt. Gebruik hiervoor een apart vel. Voor het beantwoorden van de vetgedrukte vragen is het niet toegestaan literatuur te gebruiken. Zodra U gereed bent met het beantwoorden van de vetgedrukte vragen levert U deze in en schuift twee plaatsen op. U zet het tentamen voort met het beantwoorden van de niet vetgedrukte vragen. Bij het beantwoorden van deze vragen is het toegestaan gebruik te maken van het boek: Computer Organization and Design. Auteurs Hennessy & Patterson. **Geef bij ieder antwoord duidelijk uitleg!**

*Succes!*

Als je je emailadres vermeldt krijg je de uitslag zo spoedig mogelijk toegestuurd.

### Vraag 1 (14 punten)

- Verklaar het verschil in "performance" tussen een Single-Cycle machine en een Multicycle machine.**
- Leg uit waarom er een Finite State Machine nodig is in een Multicycle implementatie van het data-pad.**
- Een Multicycle machine heeft een 'clock rate' van 500 MHz. Er draait op deze machine een programma waarbij 1000 instructies van vier verschillende klassen worden uitgevoerd. De volgende metingen zijn verricht:

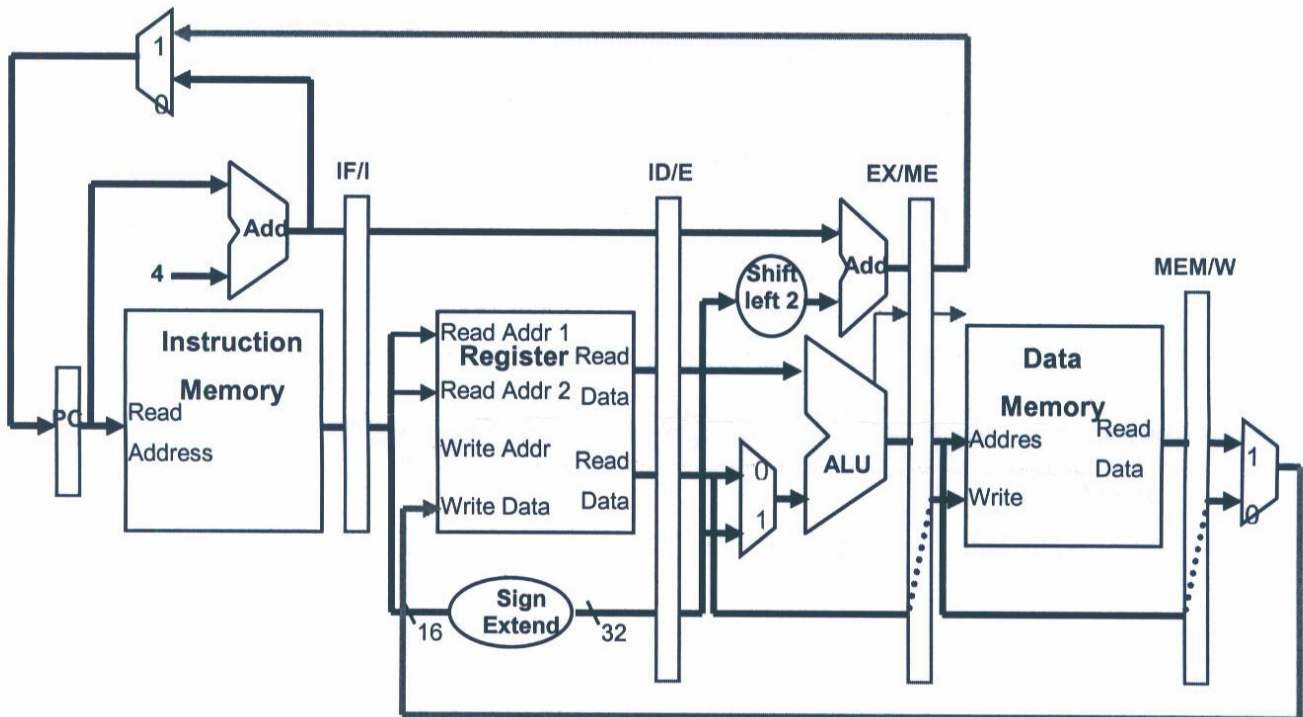
Instructie klasse	CPI	Frequentie in programma
A	2	30%
B	3	50%
C	4	15%
D	5	5%

Wat is de CPI voor deze machine? Wat is de CPU-time van dit programma?

## Vraag 2 (24 punten)

- Laat aan de hand van een tekening zien hoe door toepassing van een "instruction pipeline" de executie-tijd verkort kan worden. Leg ook uit of deze verbetering te danken is aan een verbetering in instructie throughput of aan instructie latency.
- Beschrijf de drie 'hazards' die zich kunnen voordoen in een pipeline, en leg uit welke van deze hazards over het algemeen het makkelijkst is op te lossen.
- Wat is de reden dat niet de "multi-cycle" maar de "single-cycle" implementatie het uitgangspunt is voor de "pipeline" implementatie?

Gegeven de 5-stage pipeline zoals hieronder afgebeeld.



- De connectie van de "Write Addr" poort in de Register file ontbreekt. Leg uit, eventueel gebruik makend van een tekening, hoe deze poort verbonden dient te zijn.

Gegeven de volgende MIPS code:

```
addi $4, $4, 4
lw $2, 20($4)
sub $3, $2, $4
```

- Leg uit of de bovenstaande code nul, één, of meerdere (hoeveel dan?) pipeline stalls zal veroorzaken voor de bovenstaande pipeline.
- Leg uit of er iets aan de situatie uit vraag e) verandert als er pipeline forwarding wordt toegevoegd aan de pipeline. Indien er iets verandert, beschrijf wat er verandert.

### Vraag 3 (22 punten)

- a) Caches maken gebruik van lokaliteit. Beschrijf de twee verschillende typen van lokaliteit die aanwezig (kunnen) zijn in software. Geef ook aan in hoeverre deze vormen van lokaliteit van toepassing zijn op instructies and data.
- b) Beschrijf hoe de afbeelding van data uit het main memory naar een set-associative cache plaatsvindt. Leg ook uit waarom er een cache replacement strategy nodig is.
- c) Er wordt een cache ontworpen voor een computer met  $2^{32}$  bytes aan geheugen. De cache heeft 2048 cache blokken van 16-bytes elk. Geef aan, b.v. door middel van een tekening, voor zowel een fully associative cache als een direct-mapped cache hoeveel bits de verschillende adres-velden innemen die gebruikt worden om data in een cache te zoeken.
- d) Wat is een 'virtual memory' systeem? Geef hierbij twee voordelen van virtual memory.
- e) Leg uit wat de 'performance penalty' van virtual memory is, en welke rol een Translation Lookaside Buffer (TLB) hierin speelt.

### Vraag 4 (14 punten)

- a) Wat is een bus? Wat zijn de voor- en nadelen van "buses"?
- b) Leg de verschillen tussen een synchrone bus en een asynchrone bus uit. Wat zijn de voor- en nadelen van synchrone buses ten opzichte van asynchrone buses?
- c) Hoe werkt DMA? Wat is het voordeel van het gebruik van DMA ten opzichte van een systeem zonder DMA?

### Vraag 5 (16 punten)

- a) Leg de verschillen uit tussen een Shared Memory Multiprocessor (SMP) systeem en een Message Passing Multicomputer.
- b) Leg uit waarom een Uniform Memory Access (UMA) SMP makkelijker te programmeren is dan een Non-Uniform Memory Access (NUMA) SMP.
- c) Om een speed-up van 90 te halen met een systeem met 100 processoren, hoeveel procent van originele programma moet dan paralliseerbaar zijn?

Einde van dit tentamen